

Application Note

MSPM0 の高精度アナログ活用で、システム設計が平易化

概要

このアプリケーション・ノートでは MSPM0 のアナログ機能について簡単に紹介します。デバイス内の絶縁型ペリフェラルではないが、その代わりに内部接続を設定するための多くの選択肢をサポートする各種アナログ機能を MSPM0 デバイスは内蔵しています。外付け部品を追加しなくても、アプリケーション・ソフトウェアで接続を簡単に設定できます。システム設計を行う上での明らかな利点として、BOM コストの低減、PCB サイズの小型化、設定のしやすさ、信頼性と柔軟性の向上が挙げられます。

目次

1 MSPM0 ファミリの概要	2
2 MSPM0 の主なアナログ機能	2
2.1 クラス最高の内蔵 12 ビット ADC	2
2.2 基準電圧 DAC 付きデュアル・モード・コンパレータ	3
2.3 バッファ付き 12 ビット 1Msps DAC	3
2.4 ゼロドリフトおよびゼロクロスオーバー・チョッパ OPA	3
3 MSPM0 のアナログ・ペリフェラルを使って簡単かつ柔軟にシステムを開発	5
3.1 ADC サンプリングおよび変換	5
3.2 差動およびカスケード OPA 構成	5
3.3 ウィンドウ・コンパレータ・モード	6
3.4 各種アナログ・ペリフェラル間の内部接続	6
4 STM32 とのアナログ機能の比較	8
5 関連資料	8

商標

Arm® and Cortex® are registered trademarks of Arm Limited.

すべての商標は、それぞれの所有者に帰属します。

1 MSPM0 ファミリの概要

MSPM0 ファミリーは、Arm® Cortex®-M0+ 32 ビット・コア・プラットフォームに基づく高集積、超低消費電力 32 ビット MCU を提供する最新の MSP システム・オン・チップ (SoC) デバイスです。これらのコスト最適化された MCU は高性能アナログ・ペリフェラルを統合しており、-40°C~125°C の拡張温度範囲をサポートしており、1.62V~3.6V の電源電圧で動作します。最新の MSPM0 ファミリーには、最大 80MHz の周波数で動作する MSPM0G と、最大 32MHz の周波数で動作する MSPM0L という 2 つのデバイス・シリーズがあります。

2 MSPM0 の主なアナログ機能

MSPM0L と MSPM0G の両方のデバイスは、各種システム設計をサポートするために各種アナログ機能を備えています。MSPM0L デバイスは、1 つの 12 ビット 1.45Msps ADC (構成可能な内部基準電圧付き)、1 つのデュアル・モード (高速モード、超低消費電力モード) コンパレータ (基準電圧 DAC 内蔵)、2 つのゼロドリフト・ゼロクロスオーバー・オペアンプ (ゲインをプログラム可能)、1 つの汎用アンプ、1 つのオンチップ温度センサを備えています。MSPM0G デバイスは、2 つの 12 ビット 4Msps ADC、構成可能な内部共有基準電圧、1 つの 12 ビット 1Msps DAC、3 つのデュアル・モード (高速モード、超低消費電力モード) コンパレータ (基準電圧 DAC 内蔵)、2 つのゼロドリフト・ゼロクロスオーバーおよびレール・ツー・レール・オペアンプ (最大 32 倍にゲインをプログラム可能)、1 つの汎用レール・ツー・レール・アンプなどの高性能アナログ・ペリフェラルを備えています。表 2-1 に、アナログ機能の一覧を示します。

表 2-1. MSPM0L と MSPM0G のアナログ機能

機能	MSPM0G	MSPM0L
ADC	12 ビット 4Msps SAR	12 ビット 1.45Msps SAR
OPA	6MHz のゲイン帯域幅の 2 つの OPA	6MHz のゲイン帯域幅の 2 つの OPA
コンパレータ	最大 3 つ (8 ビット DAC 付き)	1 つ (8 ビット DAC 付き)
12 ビット DAC	1Msps	非対応
GPAMP	350kHz のゲイン帯域幅	350kHz のゲイン帯域幅

2.1 クラス最高の内蔵 12 ビット ADC

MSPM0 の ADC は、そのクラスの MCU に内蔵されたすべての ADC の中で最高の ENOB および SNR 性能を備えています。MSPM0 の ADC は、MSPM0G デバイスで 12 ビット 4Msps サンプリング / 14 ビット 250ksps 平均サンプリング、MSPM0L デバイスで 12 ビット 1.45Msps サンプリングを実現します。ハードウェア平均化機能を使うと、ソフトウェアと CPU を使わなくても、ADC の実効分解能を高めることができます。また、本 ADC は低消費電力モードでも高速ウェイクアップを使ってこのような高速で動作します。ADC 信号は、オンボードの OPA、DAC、温度センサ、最大 16 の外部入力チャネルから直接サンプリングできます。基準電圧は、VDD、外部基準電圧、内部基準電圧のいずれかに接続できます。構成可能な 12、10、8 ビットの分解能は、より高速なサンプリング・レートにも対応します。図 2-1 に、MSPM0 の ADC の主な特長を示します。

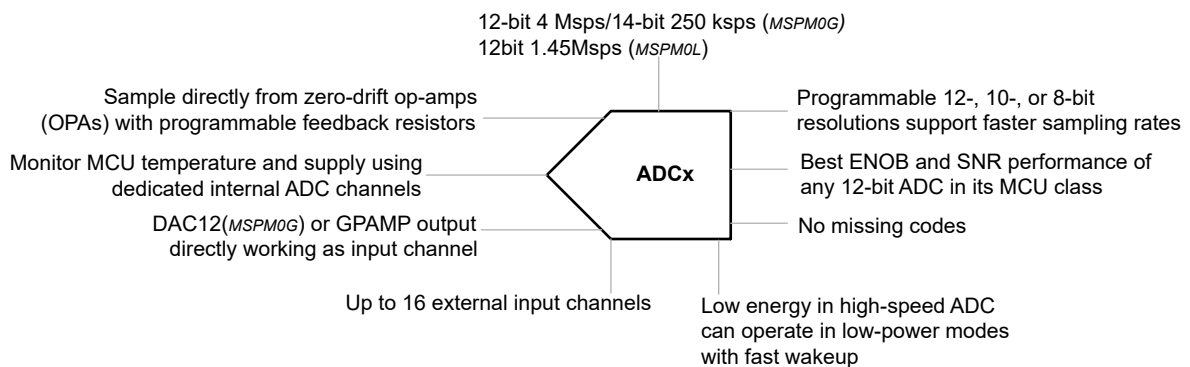


図 2-1. MSPM0 の ADC の主な特長

2.2 基準電圧 DAC 付きデュアル・モード・コンパレータ

MSPM0 のコンパレータは超低消費電力と高速の両方の動作モードを備えています。MSPM0L は 1 つのコンパレータを内蔵しており、MSPM0G デバイスは最大 3 つのコンパレータを内蔵しています。このコンパレータは、ソフトウェアで選択可能なコンパレータ出力用アナログ・フィルタ、プログラム可能なヒステリシス、基準電圧ジェネレータを設定するための 8 ビット DAC の 2 つの入力コードをサポートする柔軟性を備えています。MSPM0G デバイスでは、2 つのコンパレータを組み合わせ、ウィンドウ・コンパレータを構成できます。図 2-2 に、MSPM0 のコンパレータの主な特長を示します。

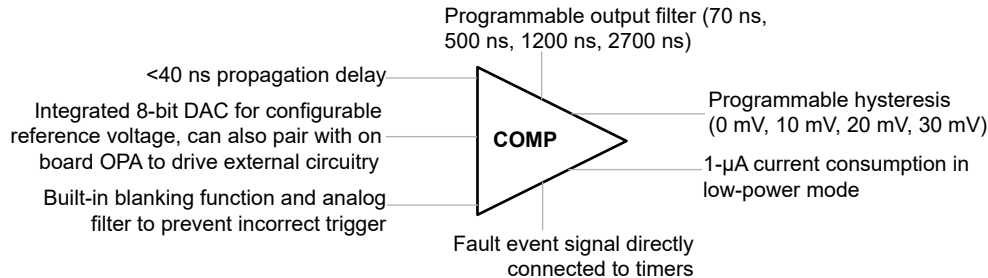


図 2-2. MSPM0 のコンパレータの主な特長

2.3 バッファ付き 12 ビット 1Msps DAC

8 ビット DAC 内蔵コンパレータに加えて、MSPM0G デバイスは 12 ビット高性能 DAC も内蔵しており、8 ビットまたは 12 ビットの電圧出力分解能に構成できます。MSPM0G の 12 ビット DAC 内では、4x12 ビットの内部 FIFO と DMA コントローラによる動作が完全にサポートされており、DAC 出力は内蔵の OPA、ADC、COMP に内部的に接続されています。

図 2-3 に、MSPM0 の DAC の主な特長を示します。

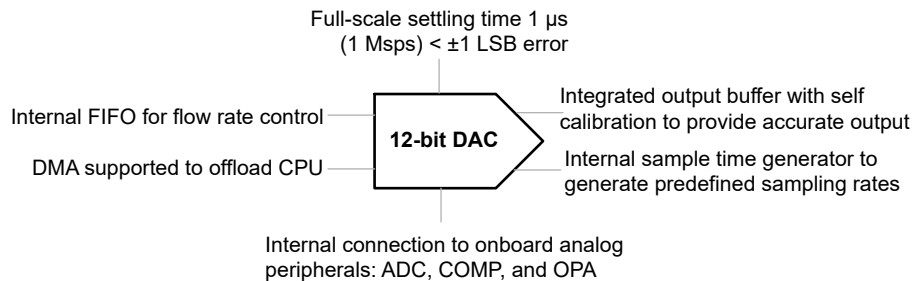


図 2-3. MSPM0 の DAC の主な特長

2.4 ゼロドリフトおよびゼロクロスオーバー・チョッパ OPA

MSPM0L および MSPM0G デバイスは 2 つの高性能 OPA を内蔵しており、MSPM0L134x バリエントは TIA をサポートしています。MSPM0 の OPA は、非反転型と反転型のための各種入力チャネルを備えています。MSPM0 の OPA はチョッピング・モードをサポートしており、このモードには標準チョッピングと ADC 補助チョッピングがあります。センサの入力信号を監視し、センサが正常に動作しているかどうかを検出するため、バーンアウト電流源 (BCS) がサポートされています。図 2-4 に、MSPM0 の OPA の主な特長を示します。

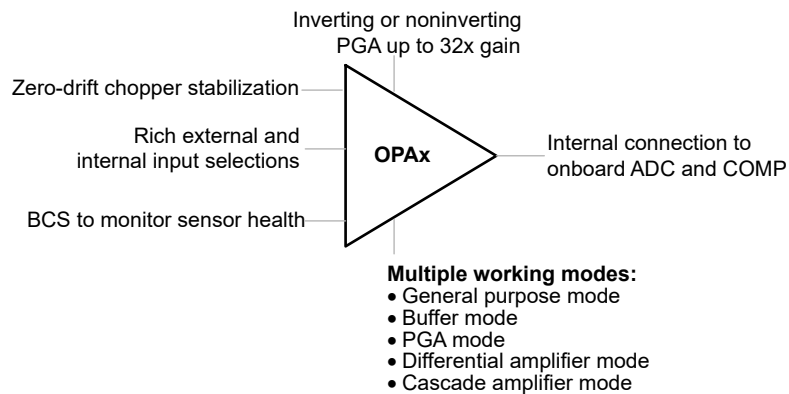


図 2-4. MSPM0 の OPA の主な特長

3 MSPM0 のアナログ・ペリフェラルを使って簡単かつ柔軟にシステムを開発

MSPM0 デバイスは、個別のアナログ機能のための各種シナリオと、複数のアナログ・ペリフェラルの柔軟な組み合わせをサポートしています。これらの機能をサポートするための追加回路を実装するために外部デバイスを追加する必要はありません。すべての構成は 1 つのデバイスの中で簡単に行うことができます。以下のセクションの例は、MSPM0 デバイスを使ってアナログ機能を構成する際の使いやすさと柔軟性を示しています。

3.1 ADC サンプルングおよび変換

サンプル・アンド・ホールド時間は、デジタル変換の前の、信号をサンプルングするために必要とされる時間です。サンプルング段階中、内部スイッチにより入力コンデンサが充電されます。入力コンデンサを完全に充電するために必要な時間は、ADC 入力ピンに接続された外付けコンデンサの影響を受けます。図 3-1 に、MSPM0 の ADC のモデルを示します。

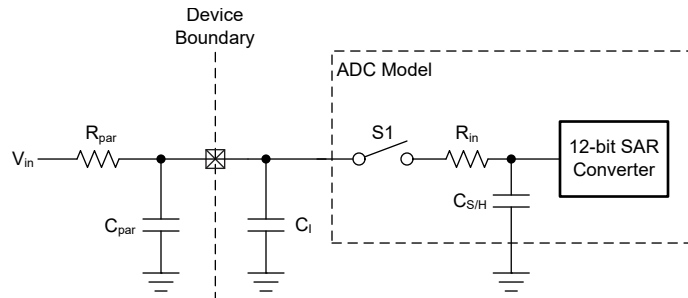


図 3-1. ADC の接続図

ADC の入力インピーダンス (R_{in}) とサンプル・アンド・ホールド容量 ($C_{S/H}$) の値は、個々のデバイスのデータシートの「ADC の電気的特性」セクションに記載されています。IO 入力容量 (C_{in}) の値は、個々のデバイスのデータシートの「デジタル IO の電気的特性」セクションに記載されています。ADC モデルの前方の R_{par} と $C_{par}|C_I$ の機能は、電荷を注入するための経路の役割を果たし、 V_{in} と ADC モデルの間の何らかのフィルタリングを行うことです。 C_I は IO 入力容量のみのためのものであり、RC フィルタの一部とみなされます。

3.2 差動およびカスケード OPA 構成

一部の MSPM0G および MSPM0L デバイスは 2 つの OPA をサポートしています。本デバイス上で 2 つの OPA が利用できる場合、それらを差動アンプまたはカスケード・モードとして使用できます。

図 3-2 に、MSPM0 デバイスの 2 つの OPA を使って差動アンプを構成する方法の例を示します。

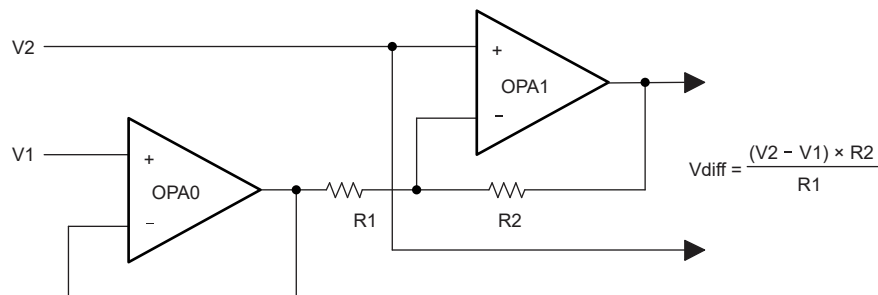


図 3-2. MSPM0 の OPA で構成した差動アンプ

この回路は、抵抗 $R1$ および $R2$ に基づいて電圧を加算または減算します。電圧差は図中の式で計算できます。OPA 出力は、MSPM0 に内蔵された ADC によって、またはコンパレータの入力として測定することもできます。

1 つの OPA のゲインが不十分である場合、ゲインを増やすために、2 つの OPA をカスケード・モードに構成できます。

図 3-3 に、カスケード接続アンプの回路図を示します。総合ゲインは抵抗 $R1$ 、 $R2$ 、 $R3$ 、 $R4$ の設定で決まります。

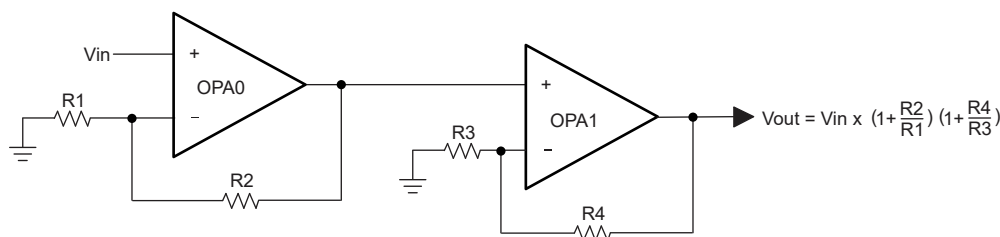


図 3-3. MSPM0 の OPA で構成したカスケード接続アンプ

3.3 ウィンドウ・コンパレータ・モード

MSPM0G デバイスは複数のコンパレータをサポートしており、2 つのコンパレータを組み合わせることでウィンドウ・コンパレータを構成できます。ウィンドウ・コンパレータでは 2 つの異なるスレッショルド電圧が使用されます。入力信号レベルがウィンドウ内であればコンパレータの出力は High になり、ウィンドウ外であれば Low になります。図 3-4 に、ウィンドウ・コンパレータ・モードを示します。

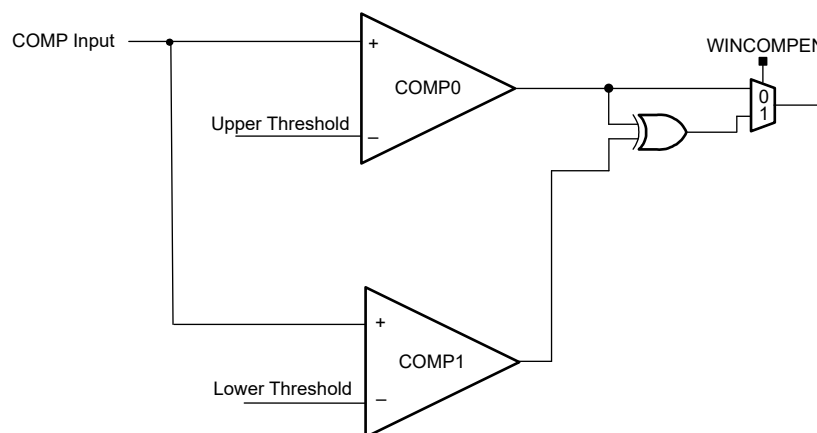


図 3-4. MSPM0 のウィンドウ・コンパレータ・モード

3.4 各種アナログ・ペリフェラル間の内部接続

MSPM0 デバイス内の内部アナログ接続は、ソフトウェアで構成できます。以下の例は、各種の使用事例のためのアナログ機能を簡単かつ柔軟に構成するための MSPM0 デバイス内の内部経路を示しています。

1. 入力信号を増幅するために、OPA を ADC と COMP に配線します (図 3-5 を参照)。

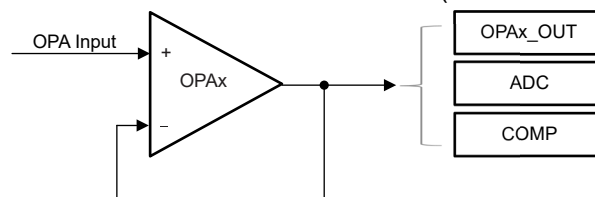


図 3-5. ADC および コンパレータとの OPA の接続

OPA チョッピング・モードを使うと、オフセット電圧およびドリフト性能を大幅に向上させることができます。OPA を ADC に接続する際に、チョッピング・モードが必要な場合、OPA 内部の標準チョッピング以外に、ADC 補助チョッピング・モードも使えます。

2. バイアス生成として、COMP の 8 ビット DAC を OPA に、または 12 ビット DAC を OPA に配線します。

一部の MSPM0G デバイスは、デバイス内のスタンドアロン・ペリフェラルとして 12 ビット DAC をサポートしています。バイアス電圧を生成するため、この DAC を OPA 入力に直接接続できます (図 3-6 を参照)。

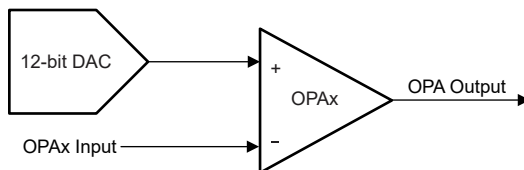


図 3-6. 12 ビット DAC と OPA との接続

バイアス電圧を生成できるのは、12 ビット DAC のみではありません。コンパレータの 8 ビット DAC も OPA に接続できます (図 3-7 を参照)。

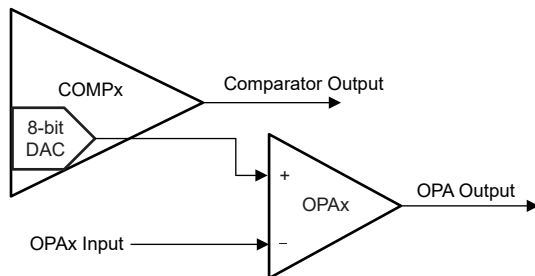


図 3-7. コンパレータの 8 ビット DAC と OPA との接続

3. 入力信号を増幅するため、GPAMP 出力を ADC および OPA に接続します。

GPAMP からその他のアナログ・ペリフェラル (OPA など) に直接接続することもできます。ADC に接続する場合、標準および ADC 補助チョッピング・モードも GPAMP 内でサポートされています (図 3-8 を参照)。

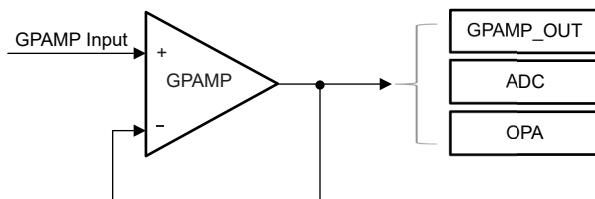


図 3-8. GPAMP と ADC および OPA との接続

4 STM32 とのアナログ機能の比較

MSPM0 と STM32 は、機能またはピン数に関して同じではありませんが、両者は類似しており、同様のアプリケーションを対象としています。表 4-1 に、MSPM0 と STM32F0/G0/C0 のアナログ機能の比較の詳細を示します。

STM32F0/G0/C0 では OPA のサポートはありません。MSPM0L と MSPM0G はどちらも 2 つのゼロドリフト・ゼロクロスオーバーおよびレール・ツー・レール・オペアンプを備えています。

表 4-1. MSPM0 と STM32 とのアナログ機能の比較

特長		MSPM0G	MSPM0L	STM32F0	STM32G0	STM32C0
CPU		Cortex M0+ 80MHz	Cortex M0+ 32MHz	Cortex-M0 48MHz	Cortex M0+ 64MHz	Cortex M0+ 48MHz
VDDA		1.62V～3.6V	1.62V～3.6V	2.4V～3.6V	1.62V～3.6V	2V～3.6V
ADC	チャンネル数とサンプリング・レート	16 チャンネル、12 ビット、4Msps	10 チャンネル、12 ビット、1.45Msps	16 チャンネル、12 ビット、1Msps	16 チャンネル、12 ビット、2.5Msps	
	ENOB	11.2 ビット	11.2 ビット	非対応	10.2 ビット	
	SNR (Vref = VDD)	70dB	70dB	非対応	64dB	
	INL	±2 LSB	±2 LSB	±1.7 LSB	±1.5 LSB	
	DNL	±1 LSB	±1 LSB	±1.3 LSB	±3 LSB	
コンパレータ	入力ヒステリシス	0.4、10、20、30mV	0.4、10、20、30mV	0、8、15、31mV	0、10、20、30mV	非対応
	伝搬遅延	49ns	49ns	240ns	50ns	
	起動時間	1.2μs	1.2μs	60μs	15μs	
	内蔵 DAC	8 ビット DAC	8 ビット DAC	非対応	非対応	
DAC	データ・レート	12 ビット、1Msps	非対応	1Msps	12 ビット	非対応
	ENOB	11 ビット		非対応	11.5 ビット	
	SNR	70dB		非対応	71.6dB	
	INL	±4 LSB		±4 LSB	±4 LSB	
	DNL	±1 LSB		±2 LSB	±2 LSB	
OPA	V _{CM}	-0.1V～(VDD - 0.3V)		非対応		
	GBW	6MHz				
	スルーレート	4V/μs				
	THDN	0.005%				

ノイズは元のメッセージ信号と干渉し、信号のパラメータを破損するため、アナログ機能の性能にとってノイズは不要な信号です。たとえば、ADC のノイズ誤差は ENOB (有効ビット数) に大きな影響を及ぼします。MSPM0 デバイスは 70dB の SNR (信号対雑音比) を実現しているため、12 ビットの SAR ADC を使用して 11.2 ビットの ENOB を達成できます。

5 関連資料

1. [MSPM0 G シリーズ 80MHz マイクロコントローラ・テクニカル・リファレンス・マニュアル](#)
2. [MSPM0 L シリーズ 32MHz マイクロコントローラ・テクニカル・リファレンス・マニュアル](#)

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとしします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated