

ゼロドリフト・アンプ: 特長と利点

Errol Leon, Richard Barthel, Tamara Alani



概要

ゼロドリフト・アンプは、極めて小さい入力オフセット電圧 (V_{OS}) を実現し、時間経過や温度変化に伴う入力オフセット電圧ドリフト (dV_{OS}/dT) をほぼゼロに抑制できる、汎用および高精度用途に適した独自の自己補正テクノロジーを採用しています。TI のゼロドリフト・トポロジには、 $1/f$ ノイズを除去し、広帯域ノイズや歪みを低減できるといったその他の利点もあるため、開発の複雑さを解消し、コストを削減できます。具体的な補正手法は、チョッパまたはオートゼロです。本書では、標準的な連続時間アンプとゼロドリフト・アンプの違いを説明します。

ゼロドリフト・アンプに適した用途

ゼロドリフト・アンプは、信号経路の安定性から恩恵を受ける幅広い汎用および高精度アプリケーションに適しています。これらのアンプは優れたオフセット/ドリフト性能を備えているため、ゲインを高く設定しマイクロボルト・レベルの信号とインターフェイスするのが一般的である信号経路の前半において特に有用です。このテクノロジーを活用できる一般的な用途は、高精度の歪みゲージや重量計、電流シャント測定、熱電対 / サーモパイル / ブリッジ・センサ・インターフェイスなどです。

レール・ツー・レール・ゼロドリフト・アンプ

標準的な連続時間アンプとシステム・レベルの自動補正メカニズムを組み合わせることで、システム性能を最適化できます。しかし、自動補正機能を追加することによって、ハードウェアとソフトウェアは複雑化し、開発時間、コスト、基板実装面積も増大します。代替となるより効率的なソリューションは、OPA388 などのゼロドリフト・アンプを使用することです。

従来のレール・ツー・レール入力 CMOS アーキテクチャには、PMOS トランジスタ・ペア (青) と NMOS トランジスタ・ペア (赤) という 2 つの差動ペアがあります。レール・ツー・レール入力動作に対応するゼロドリフト・アンプは、同じく p チャネル (青) と n チャネル (赤) を組み合わせた相補型入力構成を使用しています (図 1 参照)。

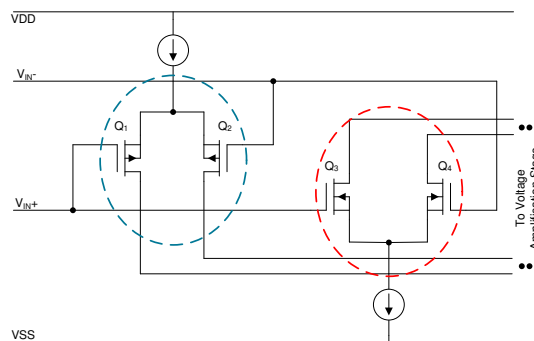


図 1. PMOS / NMOS 差動ペアの概略図

この入力アーキテクチャでは、ある程度クロスオーバー歪みが生じます (クロスオーバー歪みの詳細については、『Zero-crossover Amplifiers: Features and Benefits』(英語) を参照)。しかし、アンプのオフセットは内部の定期的な補正によって調整されるため、オフセット遷移とクロスオーバー歪みの大きさは大幅に抑制されます。図 2 に、標準的な CMOS レール・ツー・レールとゼロドリフト・アンプのオフセットの比較を示します。

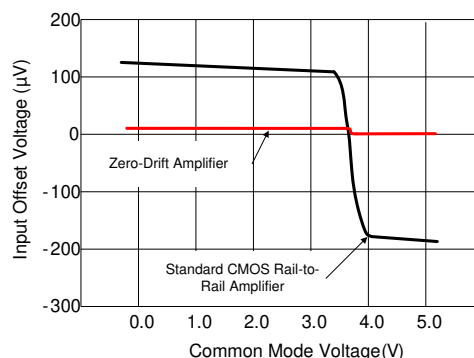


図 2. CMOS とゼロドリフトの入力オフセット電圧の比較

ゼロドリフトの仕組み

チョッピング・ゼロドリフト・アンプの内部構造は、連続時間アンプと同じ数の段に構成可能ですが、大きな違いは、最初の段の入出力に 1 組のスイッチを設け、補正サイクルごとに入力信号を反転することです。図 3 に、前半サイクルを示します。前半サイクルでは、入力信号を 2 回反転するように両方の組のスイッチを構成していますが、オフセットは 1 回反転します。これにより入力信号の位相に保持されますが、オフセット誤差の極性は反転します。

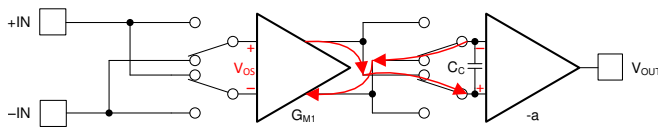


図 3. 前半サイクルの内部構造

図 4 に、後半サイクルを示します。ここでは、信号とオフセット誤差をそのまま通過させるよう両方の組のスイッチを構成しています。事実上、入力信号の位相は反転せず、入力から出力までそのまま保持されます。前半のクロック位相と後半のクロック位相でオフセット誤差の極性が反対になるため、誤差は平均してゼロとなります。

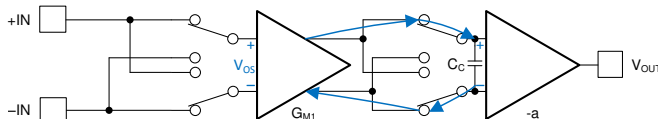


図 4. 後半サイクルの内部構造

同じスイッチング周波数の同期ノッチ・フィルタを使用して残余誤差を低減します。この原理は、入力、出力、環境に及ぶまで、アンプの全動作を通じて継続的に働きます。基本的に、TI のゼロドリフト・テクノロジーは、この自己補正メカニズムによって超高性能と抜群の精度を実現しています。

表 1 に、連続時間アンプとゼロドリフト・アンプの V_{OS} と dV_{OS}/dT の比較を示します。ゼロドリフト・アンプでは、 V_{OS} と dV_{OS}/dT が 3 桁小さくなっています。

表 1. 入力オフセット電圧およびドリフトの比較

デバイス		V_{OS} (μV)	dV_{OS}/dT ($\mu V/^{\circ}C$)
OPA388 (ゼロドリフト)	標準値	0.25	0.005
	最大値	5	0.05
OPA2325 (連続時間)	標準値	40	2
	最大値	150	7.5

オートゼロは異なるトポロジを必要としますが、同様の機能を提供します。オートゼロ方式は出力時の歪みを低減でき、チョッピングは広帯域ノイズを低減できます。

ゼロドリフト・アンプのノイズ

一般に、ゼロドリフト・アンプでは $1/f$ ノイズ (0.1Hz~10Hz) を最小化できます。 $1/f$ ノイズ (フリッカ・ノイズまたはピンク・ノイズとも呼ぶ) は低周波で支配的なノイズ源であり、高精度 DC 用途では問題になります。ゼロドリフト・テクノロジーは、周期的な自己補正メカニズムにより、ゆっくり変化するオフセット誤差 (温度ドリフトや低周波ノイズなど) を効果的に補正します。

図 5 に、ゼロドリフト・アンプ (赤) と連続時間アンプ (黒) の $1/f$ および広帯域電圧ノイズ・スペクトル密度を示します。ゼロドリフトの曲線には $1/f$ 電圧ノイズがありません。

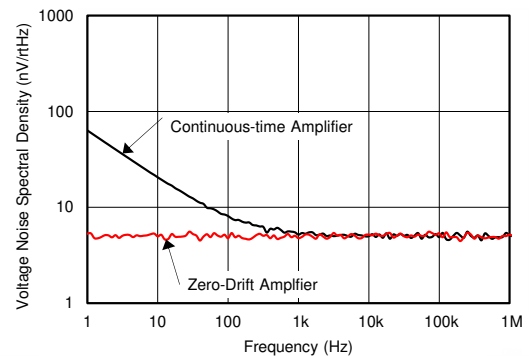


図 5. 電圧ノイズの比較

改めて、なぜゼロドリフトなのか？

ゼロドリフト・アンプは、極めて低い入力オフセット電圧を実現し、温度変化や時間経過に伴う入力オフセット電圧ドリフトをほぼゼロに抑制できる上に、 $1/f$ 電圧ノイズも生じません。これらの特長は、汎用および高精度アプリケーションに不可欠です。

その他の資料

以下の表 2 に、TI のゼロドリフト・アンプの一部を示します。全製品については、ti.com/opamps にアクセスして、パラメトリック検索ツールの結果をご覧ください。

表 2. TI のゼロドリフト・アンプ

デバイス	最適化されるパラメータ
OPA388 2.5V<V _S <5.5V	ゼロクロスオーバー、オフセット (最大値): 5 μV 、ドリフト (最大値): 0.05 $\mu V/^{\circ}C$ 、GBW: 10MHz、ノイズ: 7nV/ $\sqrt{Hz}$ 、RRIO
OPA2333P 1.8V<V _S <5.5V	2mm $\times$ 2mm SON パッケージ、オフセット (最大値): 10 μV 、ドリフト (最大値): 0.05 $\mu V/^{\circ}C$ 、 I_Q (最大値): 25 $\mu A/Ch$ 、RRIO
OPA333 1.8V<V _S <5.5V	オフセット (最大値): 10 μV 、ドリフト (最大値): 0.05 $\mu V/^{\circ}C$ 、 I_Q (最大値): 25 $\mu A/Ch$ 、RRIO
OPA188 4V<V _S <36V	オフセット (最大値): 25 μV 、ドリフト (最大値): 0.085 $\mu V/^{\circ}C$ 、GBW: 2MHz、ノイズ: 8.8nV/ $\sqrt{Hz}$ 、RRIO
OPA317 1.8V<V _S <5.5V	オフセット (最大値): 20 μV 、ドリフト (最大値): 0.05 $\mu V/^{\circ}C$ 、 I_Q (最大値): 35 $\mu A/Ch$ 、RRIO

表 2. TI のゼロドリフト・アンプ (continued)

OPA189 4.5V<Vs<36V	オフセット (最大値): 3 μ V、ドリフト (最大値): 0.02 μ V/ $^{\circ}$ C、GBW: 14MHz、ノイズ: 5.2nV/ $\sqrt{\text{Hz}}$ 、RRO
---------------------------------------	--

表 3. 関連資料

SBOA181	『Zero-crossover Amplifiers: Features and Benefits』(英語)
-------------------------	--

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件(www.tij.co.jp/ja-jp/legal/termsofsale.html)、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

Copyright © 2019, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件(www.tij.co.jp/ja-jp/legal/termsofsale.html)、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

Copyright © 2019, Texas Instruments Incorporated

日本語版 日本テキサス・インスツルメンツ株式会社